
Formulario de Aprobación Curso de Actualización

Asignatura: Diseño Lógico 2

(Si el nombre contiene siglas deberán ser aclaradas)

Profesor de la asignatura ¹:

(título, nombre, grado o cargo, Instituto o Institución)

Mag.Ing. Julio PÉREZ ACLE, gr. 4, IIE

Profesor Responsable Local ¹:

(título, nombre, grado, Instituto)

no corresponde

Otros docentes de la Facultad:

(título, nombre, grado, Instituto)

Mag.Ing. Juan Pablo OLIVER, gr. 4, IIE

Ing. Sebastián FERNANDEZ, gr. 2, IIE

MSc. Fiorella HAIM, gr. 2, IIE

Ing. Leonardo Etcheverry, gr.1, IIE

Docentes fuera de Facultad:

(título, nombre, cargo, Institución, país)

no corresponde

Instituto ó Unidad:

Instituto de Ingeniería Eléctrica

Departamento ó Area:

Departamento de Electrónica

¹ Agregar CV si el curso se dicta por primera vez.

(Si el profesor de la asignatura no es docente de la Facultad se deberá designar un responsable local)

Horas Presenciales: 50

(sumar horas directas de clase – teóricas, prácticas y laboratorio – horas de estudio asistido y de evaluación)

Se deberán discriminar las mismas en el ítem Metodología de enseñanza.

Público objetivo y Cupos: Mínimo 4 , máximo 15

El curso se toma conjuntamente con el curso de grado. Para el llenado del cupo se da preferencia a los estudiantes de actualización y posgrado., manteniendo un cupo mínimo para estudiantes de grado. En caso de ser necesario, el criterio de selección será por orden de inscripción.

(si corresponde, se indicará el número de plazas, mínimo y máximo y los criterios de selección)

Objetivos:

El objetivo del curso es que el estudiante adquiera dominio de las técnicas y metodologías utilizadas en el diseño de sistemas electrónicos digitales de complejidad media-alta. El diseño de esos circuitos requiere el uso de lenguajes de descripción de hardware y metodologías adecuadas.

Al finalizar el mismo, los participantes habrán completado el desarrollo de un sistema de mediano porte pasando por todas las etapas del mismo desde el diseño hasta la prueba en hardware.

Conocimientos previos exigidos:

Conocimientos básicos de diseño lógico y electrónica digital: diseño combinatorio, diseño secuencial, dispositivos MSI, familias lógicas.

Conocimientos previos recomendados:

Nociones de programación en algún lenguaje de alto nivel. Manejo de computador personal.

Metodología de enseñanza:

(comprende una descripción de las horas dedicadas por el estudiante a la asignatura y su distribución en horas presenciales -de clase práctica, teórico, laboratorio, consulta, etc.- y no presenciales de trabajo personal del estudiante)

- Horas clase (teórico):10
- Horas clase (práctico):-
- Horas clase (laboratorio):15
- Horas consulta:20
- Horas evaluación:5
 - o Subtotal horas presenciales:50
- Horas estudio: 10
- Horas resolución ejercicios/prácticos:-
- Horas proyecto final/monografía:60
 - o Total de horas de dedicación del estudiante: 120

Forma de evaluación:

- . Prácticas de laboratorio: realización y entrega de informes
- . Proyecto final: Realización, prueba del diseño funcionando en hardware, documentación y defensa.
- . Hay una sola instancia al finalizar el curso para completar el proyecto y hacer la defensa del mismo.

Temario:

Conceptos de lógica programable

Reseña histórica, tecnologías de fabricación, arquitecturas, ventajas de su utilización en el diseño digital. Dominios de aplicación. Familias comerciales.

Metodología de Diseño

Metodología de diseño.

Herramientas de desarrollo.

Introducción a lenguajes de descripción hardware

Reglas de diseño

Prácticas en laboratorio

Familiarización con las herramientas CAD utilizadas en el curso. Realización de aplicaciones concretas. Prueba de los diseños en hardware.

Proyecto final

Proyecto donde el estudiante profundiza su conocimiento en alguno de los puntos vistos en el curso.



Facultad de Ingeniería Comisión Académica de Posgrado

Bibliografía:

(título del libro-nombre del autor-editorial-ISBN-fecha de edición)

Manuales y hojas de datos de fabricantes de dispositivos lógicos programables (Altera, Xilinx).
Disponibles en CDROM o sitio web de los fabricantes.

"Vhdl for Programmable Logic", Kevin Skahill, Jay Legenhausen (Contributor), Ron Wade, Corey Wilner, Addison-Wesley Pub Co; ISBN: 0201895730; 1996

"Vhdl", Douglas L. Perry, McGraw-Hill Companies, Inc.; ISBN: 0070494363; 1998

Reuse Methodology Manual for System-On-A-Chip Designs
Michael Keating, Pierre Bricaud, Springer; 2002, ISBN: 1402071418

Documentación de los paquetes CAD utilizados

Datos del curso

Fecha de inicio y finalización: Marzo a julio 2026

Horario y Salón:

Arancel:

[Si la modalidad no corresponde indique "no corresponde". Si el curso contempla otorgar becas, indíquelo]

Arancel para estudiantes inscriptos en la modalidad posgrado:

Arancel para estudiantes inscriptos en la modalidad educación permanente: 3466 UI

Actualizado por expediente n.º: 060180-0000191-25
