



UNIVERSIDAD
DE LA REPÚBLICA
URUGUAY

**Programa de
DISEÑO DE CIRCUITOS INTEGRADOS**

1. NOMBRE DE LA UNIDAD CURRICULAR

DISEÑO DE CIRCUITOS INTEGRADOS

2. CRÉDITOS : **9 créditos**

3. OBJETIVOS DE LA UNIDAD CURRICULAR

Introducir la metodología de diseño de circuitos integrados, con fuerte énfasis en circuitos analógicos sencillos.

Se estudiará la aplicación de modelos avanzados, nociones de procesos de fabricación y métodos de diseño, simulación y verificación de circuitos a los bloques básicos de los circuitos analógicos y a la combinación de éstos a fin de obtener funciones sencillas (p. ej. amplificadores).

Recorrer todo el flujo de diseño de un Circuito Integrado desde la especificación hasta el circuito listo para la fabricación. Opcionalmente, y dependiendo de la disponibilidad de recursos y el trabajo realizado, el circuito podría ser fabricado y el alumno podría verificar el funcionamiento del circuito fabricado en un "Módulo de Taller" a realizar posteriormente.

Al finalizar el curso, el alumno será capaz de realizar todas las tareas necesarias para el diseño de circuitos integrados analógicos sencillos, podrá formar parte eficientemente de un equipo técnico de diseño adecuadamente supervisado y estará en condiciones de encarar etapas posteriores de formación en la temática.

4. METODOLOGÍA DE ENSEÑANZA

El curso constará de una parte teórica en la cual se expondrán los temas del curso, un laboratorio en el que se harán demostraciones de uso de herramientas de CAD para ilustrar el proceso de diseño y la realización de un proyecto. El proyecto tendrá una importancia relevante dentro de la asignatura. Se realizará además una coordinación muy fuerte entre el teórico y el avance del proyecto.

En el curso teórico se realizarán exposiciones a cargo de los docentes y/o los alumnos en las que se introducirán los temas, se hará hincapié en los conceptos más importantes y se discuti-

rán los casos prácticos a proponer como temas de proyecto. Entre las actividades de los estudiantes se encuentra el estudio y/o profundización de los temas del curso.

En las clases del curso, además del teórico, se harán las prácticas demostrativas y se realizará el seguimiento del proyecto mediante clases de consulta y clases de presentación de resultados intermedios.

Los proyectos consistirán en el diseño completo de un circuito integrado. Se estima una carga total por alumno de 70 horas de trabajo.

5. TEMARIO

1) Introducción

Repaso de objetivos del curso y temario.
Metodología del curso y su evaluación.

2) Modelos del transistor MOS

Modelos compactos válidos en todo el rango de funcionamiento (ACM y EKV).
Casos límite en inversión débil y fuerte.
Modelos de capacidad intrínsecas y extrínsecas.
Efectos de segundo orden.

3) Estructuras básicas de circuitos analógicos

Par diferencial.
Espejos.
Llaves Analógicas.

4) Amplificación de señales

Amplificador intrínseco.
Método gm/ld.

5) Amplificadores Operacionales

Análisis de Amplificadores. Compensación
Amplificador de Miller y Folded Cascode.
Métodos de Síntesis.

6) Fabricación y Layout

Tecnología de Fabricación de circuitos CMOS.
Estructura general de un chip.
Interface del chip con el exterior.

7) Reglas de Layout generales y para circuitos analógicos

Reglas SCMOS.
Técnicas de layout analógico para buen matching.

8) Conceptos básicos de diseño de celdas digitales

Inversor.
Lógica estática (Nand / Nor).
Flip Flop

10
Ditz

6. BIBLIOGRAFÍA

Tema	Básica	Complementaria
Modelos del transistor MOS	1	1,2
Estructuras básicas de circuitos analógicos	2	3,4
Amplificación de señales	2,3	
Amplificadores Operacionales	2,3	3,4
Fabricación y Layout	4	
Reglas de Layout generales y para circuitos analógicos	4,5	
Conceptos básicos de diseño de celdas digitales	6	

6.1 Básica

1. C. Galup-Montoro and M. Schneider, "Mosfet Modeling for Circuit Analysis And Design", World Scientific Publishing Company, ISBN: 9812568107
2. C. Galup-Montoro and M. Schneider, "CMOS Analog Design Using All-Region MOS-FET Modeling", Cambridge University Press, ISBN: 052111036X
3. P. Jespers, "The gm/ID Methodology, a sizing tool for low-voltage analog CMOS Circuits", Springer, ISBN: 978-0-387-47100-6
4. Hastings, A., Hastings, R.A., "The Art of Analog Layout", Pearson Prentice Hall, 2006, ISBN: 9780131464100
5. Vittoz, E. A., "Basic Analog Layout Techniques", MEAD course on "Advanced Analog CMOS IC Design", 2015. Online: <https://www.researchgate.net/publication/294580407>
6. J.M. Rabaey, A. Chandrakasan and B. Nikolic, "Digital Integrated Circuits", Prentice Hall, 2nd Ed., ISBN: 0130909963

6.2 Complementaria

1. Y. Tsividis, "Operation and Modeling of the MOS Transistor", Oxford University Press, ISBN: 0195170148
2. C. Enz, E. Vittoz, "Charge-Based MOS Transistor Modeling: The EKV Model for Low-Power and RF IC Design", Wiley, ISBN: 047085541X
3. P.E. Allen and D.R. Holberg, "CMOS Analog Circuit Design", Oxford University Press, ISBN: 0195116445
4. K.R. Laker and W. Sansen, "Design of Analog Integrated Circuits and Systems", McGraw-Hill, ISBN: 007036060X

7. CONOCIMIENTOS PREVIOS EXIGIDOS Y RECOMENDADOS

7.1 Conocimientos Previos Exigidos:

Es indispensable tener firmes conocimientos de Teoría de Circuitos, Señales y Sistemas analógicos y Electrónica Analógica, en especial diseño con amplificadores operacionales y a nivel de transistores, así como conocimientos básicos de Circuitos Lógicos.

7.2 Conocimientos Previos Recomendados:

Se recomienda tener nociones básicas de Física de Semiconductores.

ANEXO A**Para todas las Carreras****A1) INSTITUTO****Instituto de Ing. Eléctrica****A2) CRONOGRAMA TENTATIVO**

Semana 1	Introducción: 2h Modelos del MOSFT: 3hs
Semana 2	Modelos del MOSFET: 1h Estructuras básicas de circuitos analógicos: 4hs
Semana 3	Estructuras básicas de circuitos analógicos: 1h Amplificación de señales: 4hs
Semana 4	Amplificadores Operacionales: 2hs Inicio de Proyecto: 1h Modelos del MOSFET: 2hs
Semana 5	Amplificadores Operacionales: 2hs Demostración de CAD: 3 hs
Semana 6	Amplificadores Operacionales: 1h Fabricación y Layout: 1h Proyecto (consulta): 3 hs.
Semana 7	Fabricación y Layout: 2hs Proyecto (hito: "Design Review parcial"): 3 hs
Semana 8	Reglas de Layout: 2 hs Proyecto (consulta): 3 hs.
Semana 9	Demostración de CAD: 2hs Proyecto (hito: "Design Review final"): 3 hs
Semana 10	Celdas Digitales: 2hs Proyecto (consulta): 3 hs
Semana 11	Proyecto (hito: "Layout Review parcial"): 3 hs
Semana 12	Demostración de CAD: 2hs Proyecto (consulta): 3 hs
Semana 13	Proyecto (hito: "Layout Review final"): 3 hs
Semana 14	Proyecto (consulta): 3 hs
Semana 15	Proyecto (hito: "Entrega final"): 3 hs

A3) MODALIDAD DEL CURSO Y PROCEDIMIENTO DE EVALUACIÓN

Se prevé dictar aproximadamente 29 horas de clase teórica y 7 horas de laboratorios demostrativos.

El proyecto se realizará obligatoriamente durante el período lectivo. Este se organizará preferentemente en grupos de 2 alumnos, o en forma individual. El alumno dispondrá de un calendario de organización del proyecto donde constará la planificación de las clases de consulta y de presentación de entregables intermedios y final del mismo. Estos entregables se definirán al comenzar el proyecto y corresponden a hitos de su desarrollo.

Al entregar los hitos presentarán los resultados oralmente mostrando el trabajo realizado en las computadoras del laboratorio y entregarán un informe resumiendo los puntos más destacados de su presentación.

La presentación oral y el informe será evaluado en cada oportunidad y calificado en forma individual.

Durante el curso, se podrán proponer otros trabajos prácticos complementarios, individuales o grupales, que se calificarán individualmente.

Posteriormente a la entrega final, los estudiantes entregarán la documentación completa del proyecto. Al terminar el Curso, el estudiante hará una defensa individual de las actividades realizadas.

El curso se aprueba exclusivamente por exoneración no existiendo acto de examen.

Para aprobar la asignatura el estudiante deberá:

- aprobar al menos el 80 % de los entregables.
- presentar satisfactoriamente el informe completo del proyecto.
- defender oralmente la actividad realizada de manera aceptable.

En base a las calificaciones recibidas durante el curso y a su desempeño en la instancia de defensa, el estudiante podrá reprobar la asignatura (nota 0) o aprobar la asignatura (nota 3 a 12).

Parciales, Ganancia de Curso y Plazo de Validez

No corresponden por el método de evaluación empleado.

A4) CALIDAD DE LIBRE

Esta modalidad no es posible debido a la modalidad práctica y de evaluación continua del curso.

A5) CUPOS DE LA UNIDAD CURRICULAR

Cupos mínimos: 4

Cupos máximos: 12

ANEXO B para la carrera: Ingeniería Eléctrica

B1) ÁREA DE FORMACIÓN

Electrónica

B2) UNIDADES CURRICULARES PREVIAS

Curso:

Curso de Electrónica Avanzada 2
Examen de Diseño Lógico
Examen de Señales y Sistemas
Examen de Electrónica Fundamental
Examen de Electrónica Avanzada 1
Examen de Teoría de Circuitos

Alternativamente estarán habilitados a cursar quienes tengan aprobado
examen de Sistemas Lineales 1 o Sistemas Lineales 2
examen de Electrónica 1 o examen de Electrónica Avanzada 1
examen de Diseño Lógico

Examen:

No Corresponde



ANEXO B para la carrera Ingeniería Eléctrica

B1) ÁREA DE FORMACIÓN

Electrónica.

B2) UNIDADES CURRICULARES PREVIAS

- Curso:
- Curso de Electrónica Avanzada 2
- Examen de Diseño Lógico
- Examen de Señales y Sistemas
- Examen de Electrónica Fundamental
- Examen de Electrónica Avanzada 1
- Examen de Teoría de Circuitos.

Alternativamente se podrá cursar si se tiene el examen de Sistemas Lineales 1 o Sistemas Lineales 2, examen de Electrónica 1 o examen de Electrónica Avanzada 1, examen de Diseño Lógico.

Examen: no aplica.

APROB RES CONSEJO DE FAC. ING.
RECIBO 11/02/2021 Exp. 060180-001817-10